

3	Kodlama ve Kodlar (Coding and Codes)	45
	1. Sayısal Kodlar	47
	1.1. BCD Kodu (Binary Coded Decimal Code) - 8421 Kodu	48
	1.2. Gray Kodu	49
	1.3. Artı 3 (Excess 3) Kodu	52
	1.4. 5’de 2 Kodu:	53
	1.5. Eşitlik (Parity) Kodu	54
	1.6. Aiken Kodu	55
	1.7.Bar (Çubuk) Kodu	56
	2. Alfa Sayısal Kodlar	61
	Tekrarlama ve Çalışma Soruları	65
4	Boolean Kuralları ve Lojik İfadelerin Sadeleştirilmesi (Boolean Algebra and Logic Simplification)	67
	1. Önemli Boolean Kuralları	70
	2. Boolean Kurallarını Kullanarak İşlemlerin Sadeleştirilmesi	74
	3. Doğruluk Tablosu	76
	4. VENN Diyagramı	79
	5. Temel Açılımlar ve Standart İfadeler	80
	6. Mintermlerin Toplamı ve Maxtermlerin Çarpımı İfadelerinin Üretilmesi	82
	7. Maxterm ve Minterm İfadelerin Birbirlerine Dönüştürülmesi	84
	8. Lojik İşlemler	85
	Tekrarlama ve Çalışma Soruları	87
5	Lojik Kapılar ve Lojik Devreler (Logic Gates and Logic Circuits)	89
	1. ‘VEYA’ İşlemi ve ‘VEYA’ Kapısı	93
	2. ‘VE’ İşlemi ve ‘VE’ Kapısı	97
	3. ‘DEĞİL’ İşlemi ve ‘DEĞİL’ Kapısı	102
	4. ‘VEDEĞİL’ Kapısı	103
	5. VEYADEĞİL (NOR) Kapısı	104
	6. ‘ÖZELVEYA’ Kapısı	105
	7. ‘ÖZELVEYADEĞİL’ Kapısı	107
	8. İki Yönlü Anahtar (Transmission Gate)	109
	9. Lojik İfadelerin Lojik Elemanlarla Gerçekleştirilmesi ve Lojik Devrelerin Tasarımı	110
	9.1. Lojik İfadelerin Lojik Elemanlar İle Gerçekleştirilmesi	112
	9.2. Lojik Devrelerin Tasarlanması ve Lojik Elemanlar Kullanılarak Gerçekleştirilmesi	115
	10. Lojik Kapı Entegreleri ve Temel Lojik Elemanların ‘VEDEĞİL’ / ‘VEYADEĞİL’ Kapıları İle Oluşturulması	119
	Tekrarlama ve Çalışma Soruları	129

6	Karnaugh Haritaları (Karnaugh Maps)	133
	1. İki, Üç ve Dört Değişkenli Karnaugh Haritaları	135
	2. Karnaugh Haritalarındaki Hücrelerin Gruplandırılması ve Gruplardan Eşitliklerin Yazılması	138
	3. Karnaugh Haritası Kullanarak Boolean Eşitliklerinin Sadeleştirilmesi	143
	4. Beş ve Altı Değişkenli Karnaugh Haritaları	147
	5. Farketmeyen Durumlu (Don't Care'li) Lojik Eşitlikler	149
	6. Karnaugh Haritası Yardımı ile Lojik Devrelerin Tasarımı	150
	Tekrarlama ve Çalışma Soruları	154
7	Sayısal Entegreler (Digital Integrated Circuits)	157
	1. Sayısal Entegre Parametreleri ve Sayısal Entegre Terminolojisi	160
	1.1. Lojik Gerilim Seviyeleri	160
	1.2. Çıkış Kapasitesi (Fan Out)	162
	1.3. Gürültü Bağışıklığı	163
	1.4. Yayılım Gecikmesi ve Yayılım Hızı	163
	1.5. Güç Harcaması	164
	1.6. Hız-Güç Üretimi	164
	1.7. Akım besleme ve Akım yutumu	165
	1.8. Besleme Gerilimi ve Çalışma Isısı	166
	2. Entegrelerin Yapılarındaki Eleman Sayısına Göre Sınıflandırılması	166
	3. Lojik Entegrelerin Yapılarındaki Elemanlara Göre Sınıflandırılması	166
	3.1. Bipolar Transistör Kullanılarak Oluşturulan Lojik Teknolojisi	168
	3.2. MOS Elemanlardan Oluşturulan Lojik Teknolojisi	180
	4. Lojik Elemanlarda Ara Uyum	186
	4.1. TTL Devrelerin CMOS Devreleri Sürmesi	187
	4.2. CMOS Entegrelerin TTL Entegreleri Sürmesi	188
	4.3. TTL ve CMOS Entegrelere Yük Bağlantıları	189
	5. TTL ve CMOS Elemanlarla Kullanılan Göstergeler	191
	5.1. Yedi Parçalı Göstergeler	191
	7.5.1.1. LED Kullanılarak Oluşturulan Yedi Parçalı Göstergeler	191
	7.5.1.2. Parıldayan Flamanlı Yedi Parçalı Göstergeler	194
	5.2. Sıvı Kristal Göstergeler	194
	Tekrarlama ve Çalışma Soruları	195
8	Birleşik Mantık Devreleri (Combinational Logic)	199
	1. Birleşik Devre Tasarım Esasları	202
	2. Kodlama ile İlgili Lojik Devreler	202
	2.1. Kodlayıcı Devreler (Encoders)	203
	2.2. Kod Çözücüler (Decoders)	208
	2.3. Kod Çeviriciler (Code Converters)	212